

[B-1. 論理回路素子の基礎]

目的 トランジスタとダイオードを用いて論理素子の回路を作成し、動作を確認する。これによって、基本論理素子の構成を学び、どのような原理で論理素子として動作するかを理解する。

1. トランジスタのスイッチング動作とインバータ

トランジスタ増幅回路は、入力信号(電圧)によってコレクター-エミッタ間の電流を連続的…アナログ的に無段階にコントロールして出力電圧を得る回路と考えることが出来る。一方スイッチング回路は、トランジスタのコレクター-エミッタ間の電流を、デジタル的に ON/OFF するスイッチとして使用する回路である。

図1.1 に電圧利得 (増幅度) $A_v=10$ のエミッタ接地型増幅回路を示す。この回路はアナログ増幅用として一般的に用いられている電流帰還形増幅回路である。

図1.2 はこの回路に 1kHz, 1Vp-p の信号を入力したときの入出力波形である。この場合の出力波形は、結合コンデンサを介して取り出していないので、コレクタ電位そのものである。電圧増幅率 $A_v=10$ なので、出力は 10Vp-p になるはずであるが、電源電圧とエミッタ抵抗の電圧降下によって図のように上下がクリップ (出力飽和…頭打ち) している。

出力波形の上側がクリップしている場合は、出力レベルが電源電圧と等しくなっていることから、コレクタ抵抗での電圧降下がない、つまりトランジスタのコレクター-エミッタ間には電流が流れていないということになる (コレクタ電流がゼロ)。言い換えると、トランジスタは OFF の状態である。

逆に出力波形の下側がクリップしている場合は、出力レベルがもっとも GNDレベルに近い電位になっていることから (コレクタ抵抗の電圧降下がもっとも大きくなっている)、トランジスタのコレクタ電流は最大値になっている。つまり、トランジスタは ON 状態である。

このようにスイッチング回路は、入力信号によって出力波形をクリップさせればよいので (トランジスタを ON/OFFすればよい)、増幅回路に極端に大きな増幅度をもたせるか、または大きな入力信号を加えれば実現できると考えられる。ただし、このようなスイッチング回路は直流的に ON/OFF させなければならないので (そのような用途が非常に多い)、直流的な増幅度をもたせる必要がある。

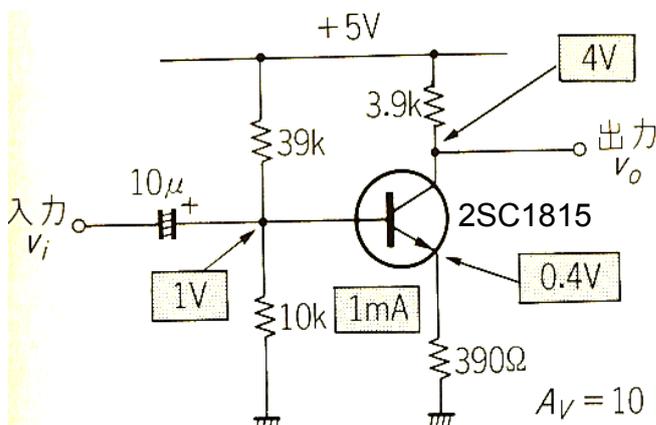


図1.1 一般的な増幅回路

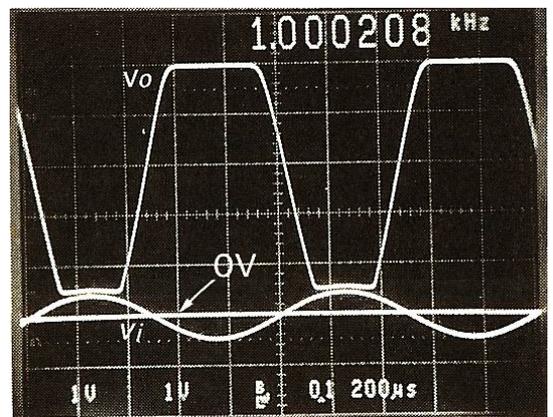


図 1.2 左記回路の動作波形(飽和動作)

増幅回路からスイッチング回路への変換

図 1.3 にアナログ増幅回路をスイッチング回路に変形するようすを示す。

まず直流利得（増幅度）をもたせるために、図 (a) の一般的なエミッタ接地増幅回路から、入出力の結合コンデンサ C_1, C_2 を取ってしまうと図 (b) のようになる。さらに増幅度を大きくするためエミッタ抵抗 R_E を取ってしまうと、図(c)のようになる。こうなると、ベースにバイアス電圧をかける必要は無い。入力信号が $0V$ のときはトランジスタを OFF させるので、コレクタに無駄な電流を流す必要は無いからである。したがって図 (d) のようにバイアス用の R_1 も取ってしまう。

ただし入力信号がないときにトランジスタを確実に OFF させるために、ベースをGND電位に保つための抵抗 R_2 は残す。しかし、図 (d) の回路は入力信号が $+0.6V$ を越えるとトランジスタのベース-エミッタ間のダイオードが ON し、ベース電流が流れはじめる。つまりこのままでは電流を制限するものがないので、非常に大きなベース電流が流れてしまう。そこで、図 (e) のようにベース電流を制限する抵抗 R_3 を挿入する。こうしてエミッタ接地増幅回路をスイッチング回路に変形することができた。

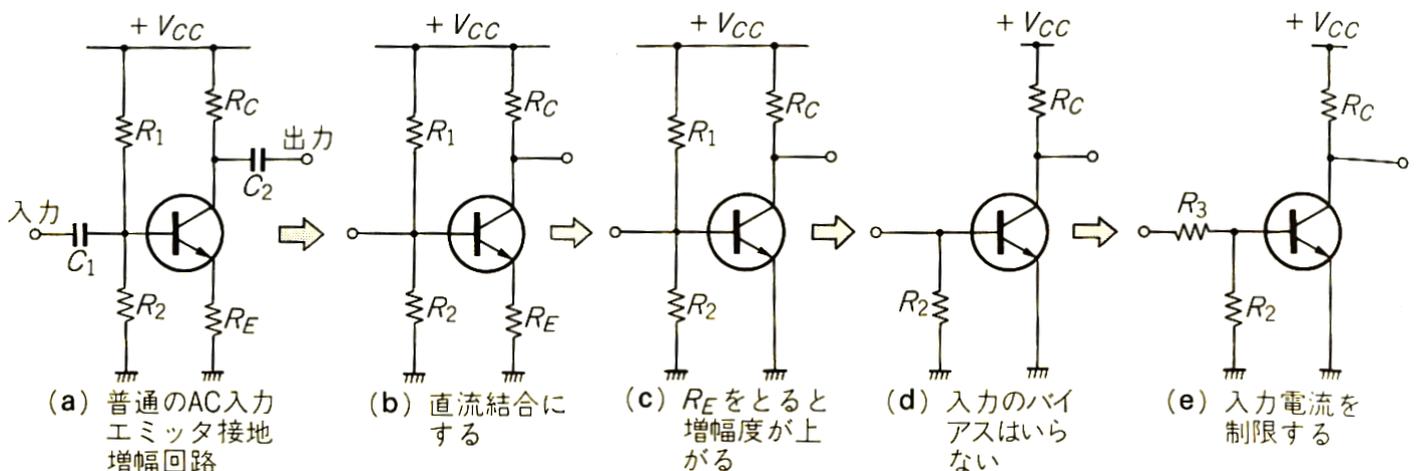


図 1.3 アナログ増幅回路をスイッチング回路に変換

図 1.3(e) の回路で、 $R_1=R_2=22k\Omega$ 、 $R_c=1k\Omega$ 、 $V_{cc}=5V$ としたときの波形を次に示す。図 1.4は $1kHz, 2V_{p-p}$ の正弦波を入力したときの入出力波形である。入力信号は正弦波であるが、回路の増幅度が大きいので、出力波形は方形波になっている。また、入力信号レベルが $+0.6V$ 以下ではトランジスタが OFF しているため、出力レベルは $+5V$ （電源電圧）になっている。そして、 $+0.6V$ を越えるとトランジスタが ON して、出力はほぼ GND レベルになる。

通常、スイッチング回路の入力信号はスイッチの ON/OFF をコントロールするだけなので、ON/OFF にレベルを対応させた 2 値のデジタル信号、つまり方形波が用いられる。図1. 5は、この回路に $1kHz, 0/+5V$ の方形波を入力したときの入出力波形である。 $0/+5V$ の方形波でトランジスタが OFF/ON しているので、出力波形も $+5/0V$ の方形波になっている。

この回路はエミッタ接地増幅回路の変形と考えられるので、入出力信号の位相も増幅回路と同じで、逆相になっている。図 1.5 を見ると、これはまるでデジタル回路のインバータ(NOT 回路)のような入出力波形になっている。この回路は、インバータとして用いることができる。

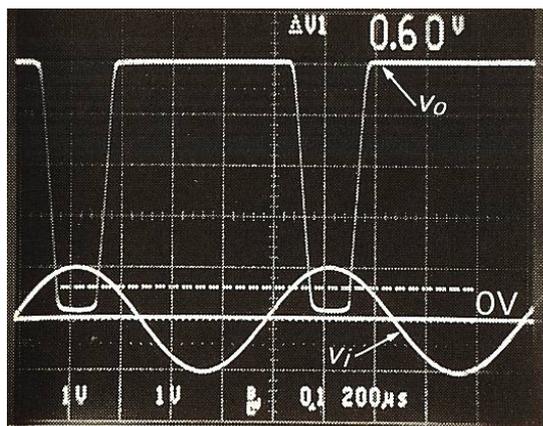


図 1.4 図3(e)に正弦波を入力した場合の波形

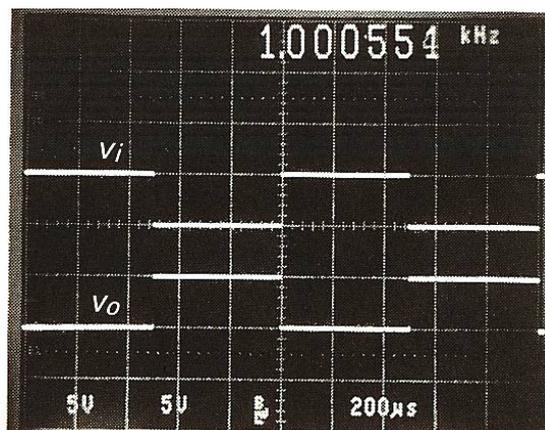


図 1.5 方形波(パルス)を入力した場合の波形

バイアス回路 R1, R2 の決定

トランジスタはコレクタ電流の $1/h_{FE}$ のベース電流を流せば ON 状態になる. すなわち,

$$I_B \times h_{FE} \geq \frac{V_{CC}}{R_C}$$

の条件を満足すれば, トランジスタは飽和状態になる. しかし, h_{FE} のばらつきやベース電流の温度変化 (V_{BE} が温度特性をもっているため, ベース電流も温度によって変化する)などを考慮して, ベース電流は少し多めに流しておく. これをオーバドライブといい, 通常は使用するトランジスタの h_{FE} の最低値で計算したベース電流の 1.5 ~ 2 倍以上に設定する.

実験で用いる 2SC1815 の h_{FE} の最低値は規格表から 70, 図 1.3(e) の回路の負荷電流は 5mA なので, $0.1\text{mA} [= (5\text{mA}/70) \times 1.5] \sim 0.14\text{mA} [= (5\text{mA}/70) \times 2]$ 以上のベース電流を流せばよいことになる.

図 1.6 に示すように, 入力信号が +5V のときに R1 に発生する電圧降下は, ベース電位が +0.6V なので, 4.4V になる.

前述の条件から, トランジスタを ON させるためにベース電流を 0.2mA 流せば, $R1=22\text{k}\Omega (=4.4\text{V}/0.2\text{mA})$ となる. (ただし, R2 に流れる電流は無視している).

R2 は入力端子が開放されたときにトランジスタを確実に OFF させるための抵抗である. R2 の値があまり大きいと雑音の影響を受けやすく, 小さいとトランジスタが ON しているときに R2 にむだな電流を流すことになる. ここでは $R2 = 22\text{k}\Omega$ (R1 と同じ値) に設定している.

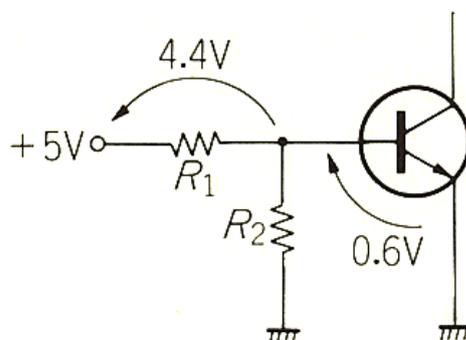


図 1.6 バイアス抵抗値の計算

2. ダイオードを用いたゲート回路

ダイオードを用いると AND ゲートが簡単に構成できる. 図 2.1 のようにダイオード二つを抵抗を介して電源 (5V) に接続する. ここで, 入力の片方でも 0V になれば対応するダイオードが ON になり, 出力は 0.6V となる. 両方が ON になっても電流が分流するだけでやはり出力は 0.6V である. 両方の入力に 5V がかったときにのみ, 出力に 5V が出力される. すなわち, 0.6V を L レベル, 5V を H レベルとすると両方とも H レベルのとき H レベルが出力される AND ゲートになっている. 図中に AND ゲートの記号を示す. 同様に, OR ゲートも図 2.2 のように簡単に構成できる.

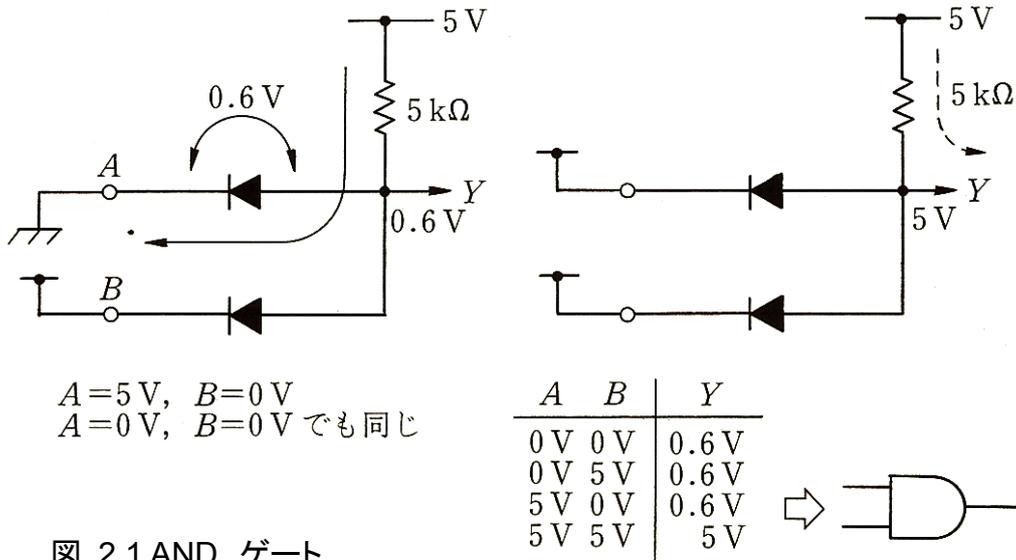


図 2.1 AND ゲート

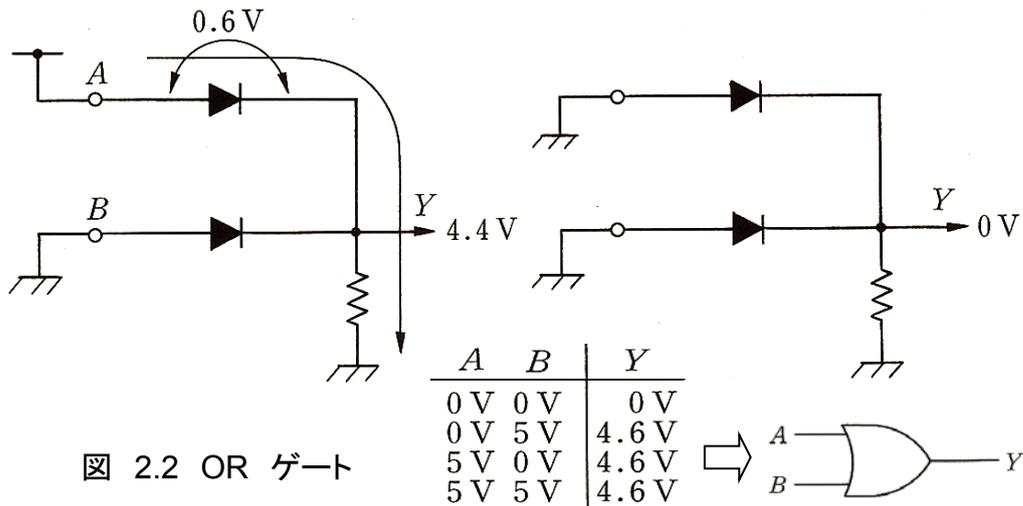


図 2.2 OR ゲート

ところが, これらの回路は実際には役に立たない. 出力に何もつながないときは一応動作するが, 連結すると電圧レベルが落ちてしまうためである. すなわち, 出力の取れない回路である.

この問題を解決するために, これらのダイオード回路と, トランジスタによるインバータ(NOT)回路を接続した DTL(Diode-Transistor Logic)がある.

DTL 回路

先ほどのダイオードで作った AND, OR と, 1. で説明した, トランジスタで作ったインバータ (NOT) 回路を接続すると, 実用的な論理回路が構成できる. この場合 AND, OR の後に NOT が接続されるため, 回路自体は NAND, NOR となる. 図 2.3 のように, ダイオード AND のあとに NOT を直結すると簡単に NAND ゲートができそうであるが, 単純に接続したのみでは動作しない.

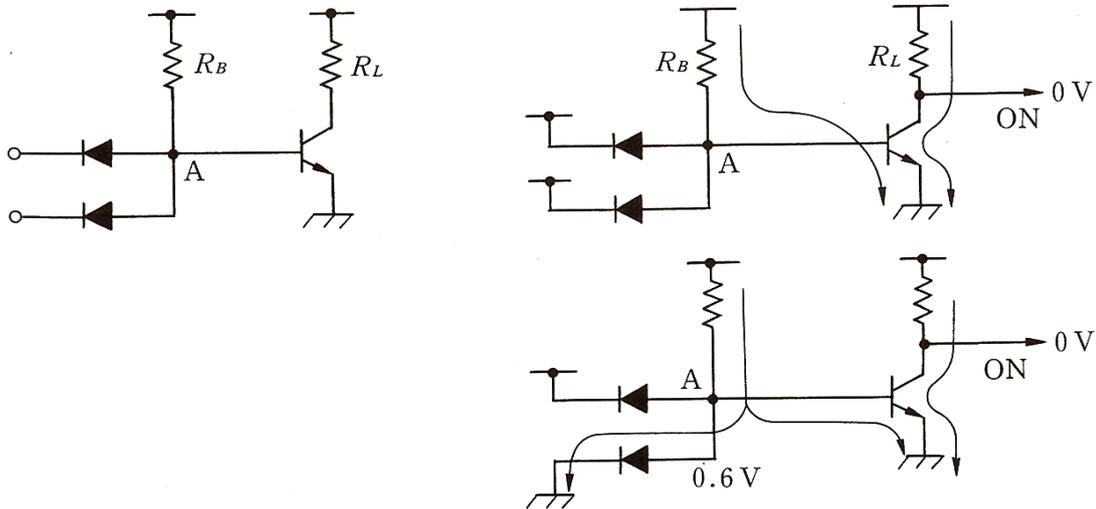


図 2.3 ANDゲートとインバータを単純に接続した回路(動作しない)

図 2.3 の回路において, 両方の入力が H レベルであれば, ダイオードは OFF になり, 電流は右方向に流れてトランジスタは ON になる. したがって出力は 0V である. どちらかまたは両方の入力が L レベルになった場合, 点 A の電位はダイオードの ON 電圧である 0.6V になる. ところでこの電圧はトランジスタの ON 電圧でもあるため, 電流はトランジスタのベース側にも流れ込む. このためこの場合でもトランジスタも ON になり, 出力は L レベルとなってしまふ. すなわち, この回路ではトランジスタは ON になりっぱなしである.

この問題を解決するため, 図 2.4 のように, トランジスタのベースにダイオードを 2 個挿入する (このような目的のダイオードをレベルシフトダイオードと呼ぶ). これが最も基本的な NAND ゲートで, 論理を作る部分が diode, 反転増幅する部分が transistor であることから DTL (diode transistor logic) と呼ぶ.

図 2.4 に示す DTL の動作を解析する. AND ゲートの動作同様に, 入力のどちらかに L レベルが存在すれば, D1, D2 のどちらかが ON になる. 今度は, レベルシフトダイオードがあるので, トランジスタが ON になるためには点 A は $0.6 \times 3 = 1.8$ [V] になる必要があり, 0.6V では出力トランジスタは確実に OFF になる. したがって, この回路は正確に動作する.

DTLの欠点は, 動特性が悪い, すなわち高速動作に向かないということである. ダイオードやトランジスタにキャリア蓄積効果(接合面付近のキャリアが蓄積してコンデンサと同じ働きをする)があり, これが波形をなまらせ, 遅延を大きくする. このため, 現在ではDTLは使われていない. この問題を解決したのが, TTL(Transistor-Transistor Logic)であり, 現在74シリーズなどとして普及している. TTLの基本構成は, 図 2.5 のように, DTLの入力ダイオードがマルチエミッタに置き換わり, レベルシフトダイオードがトランジスタに置き換わった形になっている. 解析は省略するが, TTL は図 2.6 のように, 動作としては, DTLに置き換えて考えることができる.

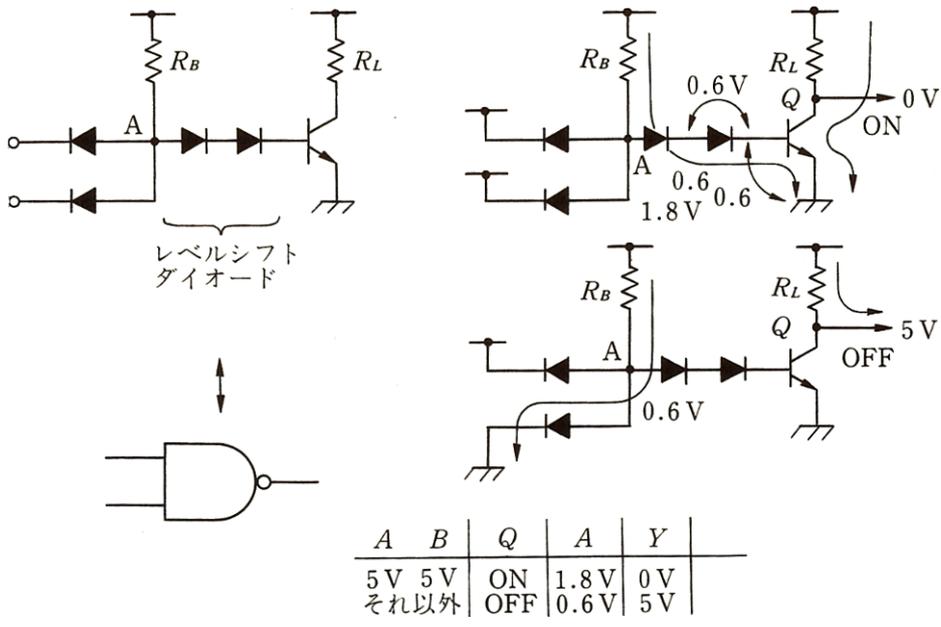


図 2.4 DTL NANDゲート

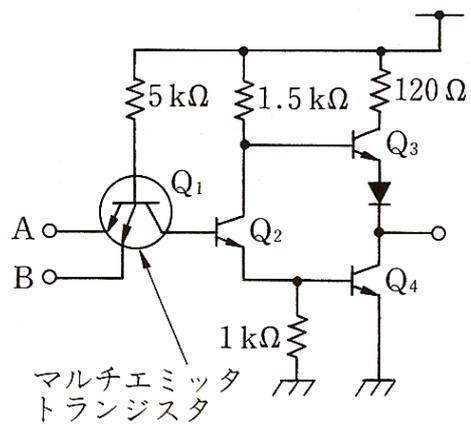


図 2.5 TTL NANDゲート

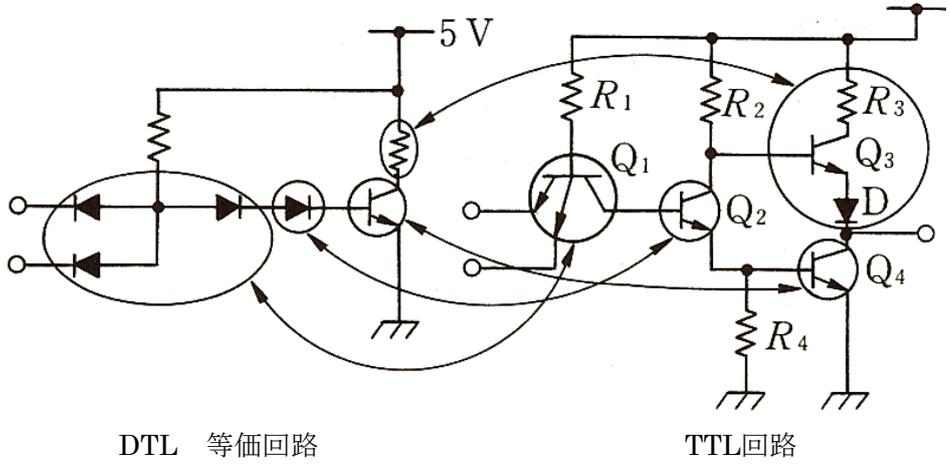


図 2.6 TTL と DTL の相違

3. 実験項目

(1) トランジスタの飽和動作

- ① 図3.1の回路において、トランジスタが飽和動作をするように、抵抗 R_1 , R_2 の値を決めよ。
ただし、トランジスタ 2SC1815 の特性は表1である。

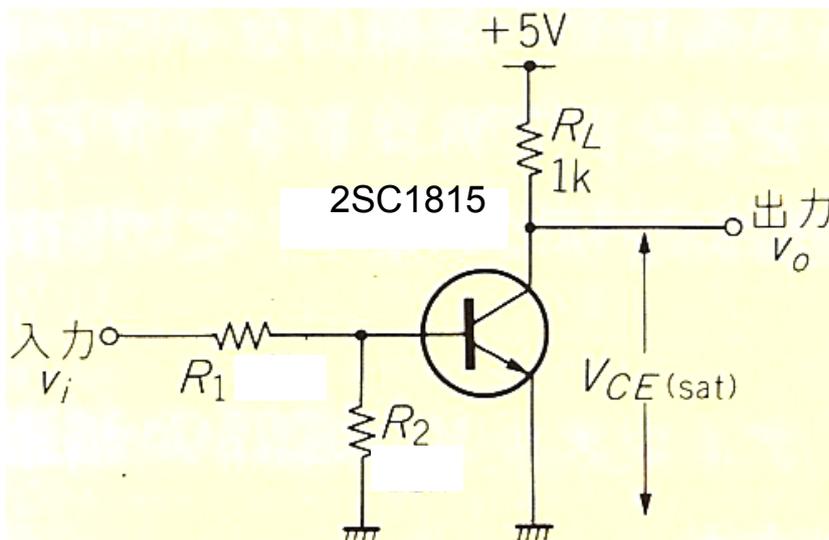


図3.1 スイッチング回路

シリコンNPNエピタキシャル形

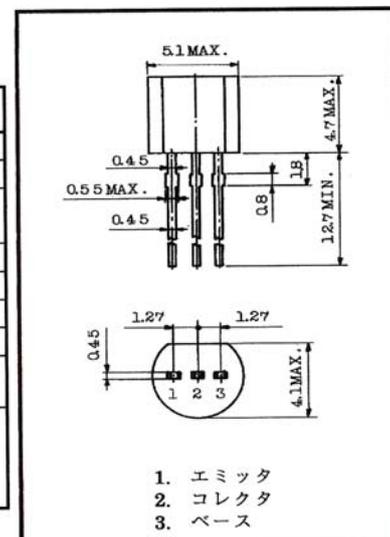
2SC1815 (L)

電気的特性 ($T_a = 25^\circ\text{C}$)

項目	記号	測定条件	最小	標準	最大	単位
コレクタシャ断電流	I_{CBO}	$V_{CB}=60\text{V}, I_E=0$	—	—	0.1	μA
エミッタシャ断電流	I_{EBO}	$V_{EB}=5\text{V}, I_C=0$	—	—	0.1	μA
直流電流増幅率	$h_{FE(1)}$ (注)	$V_{CE}=6\text{V}, I_C=2\text{mA}$	70	—	700	
	$h_{FE(2)}$	$V_{CE}=6\text{V}, I_C=150\text{mA}$	25	100	—	
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	$I_C=100\text{mA}, I_B=10\text{mA}$	—	0.1	0.25	V
ベース・エミッタ間飽和電圧	$V_{BE(sat)}$	$I_C=100\text{mA}, I_B=10\text{mA}$	—	—	1.0	V
トランジション周波数	f_T	$V_{CE}=10\text{V}, I_C=1\text{mA}$	80	—	—	MHz
コレクタ出力容量	C_{ob}	$V_{CB}=10\text{V}, I_E=0, f=1\text{MHz}$	—	2.0	3.5	pF
ベース拡がり抵抗	$r_{bb'}$	$V_{CE}=10\text{V}, I_E=-1\text{mA}, f=30\text{MHz}$	—	50	—	Ω
雑音指数	NF (1)	$V_{CE}=6\text{V}, I_C=0.1\text{mA}, f=100\text{Hz}, R_G=10\text{k}\Omega$	—	0.5	6	dB
	NF (2)	$V_{CE}=6\text{V}, I_C=0.1\text{mA}, f=1\text{kHz}, R_G=10\text{k}\Omega$	—	0.2	3	

注: $h_{FE(1)}$ 分類 O: 70~140, Y: 120~240, GR: 200~400, BL: 350~700

表 3.1 2SC1815 の特性



- ② 上記計算値に基づき、図3.1 の回路を作成せよ。入力に小振幅の1kHz の正弦波を入れ、入出力をオシロスコープで確認せよ。入力が何ボルトの時に、出力が飽和を始めるかを観察せよ。
- ③ 入力に1kHz, 5V P-P のパルスを入力し、回路がインバータとして動作するのを確認せよ。

(2) NANDゲート

図 2.4 の2入力 NAND ゲートを作成し、動作を確認せよ。ただし、 $R_B=5k\Omega$ 、 $R_L=5k\Omega$ 、 $V_{cc}=5V$ とする。動作確認の際には、入力、出力および図2.4のA点における各電圧をテスタで計測すること。

(3) NORゲート

上記(2)と同様な方法で、2入力 NOR ゲートを設計し、回路を作成して、動作を確認せよ。

ただし、NORゲートにおいてはレベルシフトダイオードは不要であり、過大な電流が流入することを防ぐためにインバータとORゲートを接続する点に抵抗を挿入すること。さらに、動作確認の際には、入力、出力の各電圧をテスタで計測すること。

4. 考察

それぞれの実験結果について考察せよ。

5. 調査

- (1) 現在使われているロジック ICとして、TTL ロジックICのほかに CMOS ロジックIC がある。CMOS ロジック IC の構造と動作原理を調べよ。
- (2) TTL ロジック IC と CMOSロジックICを比較して各々の長所と欠点を述べよ。
- (3) CMOSインバータの静特性(信号伝達特性)について調べ、インバータの動作とノイズマージンについて述べよ。
- (4) CMOSインバータの動特性(過渡特性)について調べ、ゲート回路の遅延時間について述べよ。

以上